

## Tentamen i EDA320 Digitalteknik för D2

**Tentamenstid:** tisdagen den 26 augusti 1997 kl 08.45-12.45. Sal: vv.

---

**Examinator:** Peter Dahlgren  
Tel. expedition 031-7721677.

**Telefon under tentamenstid:** 031-7721685

**Lösningarna** anslås onsdagen den 27 augusti kl 10.00 på institutionens anslagstavla.

**Betygslistan** anslås måndagen den 8 september kl 10.00 på institutionens anslagstavla.

**Granskning** av rättning får ske måndagen den 8 och tisdagen den 9 september kl. 10.00-12.00 på institutionen. Plats för granskning meddelas på institutionens anslagstavla.

**Tillåtna hjälpmedel:** Inga tillåtna hjälpmedel. Detta innefattar även samtliga typer av kalkylatorer och alla tabellverk.

---

**Allmänt:** Fullständiga redovisningar och motiveringar krävs för samtliga behandlade uppgifter. För full poäng på de uppgifter som omfattar konstruktioner krävs förutom rätt funktion även en optimal (minimal) eller nära optimal lösning.

Fungerande men onödigt komplicerade konstruktioner ger varierande poängavdrag beroende på hur mycket konstruktionen avviker från den optimala.

---

### **Betygsskala:**

Poäng	< 8	8-11,5	12-14,5	≥ 15
Betyg	Underkänd	3	4	5

1. Bestäm med användning av Quine-McCluskeys metod samtliga primimplikatorer samt en minimal disjunktiv form till funktionen:

$$F(x_1, x_2, x_3, x_4, x_5, x_6) = \sum(7, 16, 17, 23, 32, 33, 35, 36, 39, 40, 44, 55, 60, 62) \quad (3p)$$

2. Följande funktion skall realiseras:

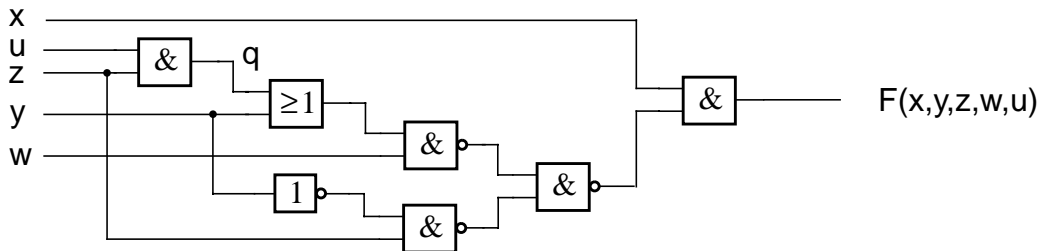
$$G(x, y, z, w) = \sum(3, 5, 7, 9, 12, 13, 14) + \mathbf{d}(0, 2, 8, 10, 15)$$

- (a) Realisera funktionen med ett minimalt antal transmissionsgrindar som ett komplementärt transmissionsnät. (Endast transmissionsgrindar får användas) (2p)
- (b) Realisera funktionen med användning av endast en PAL-krets av typ som visas på sidan 6 i tentamenstesen. Bifoga sidan 6 som del av inlämnad lösning. (1p)
3. (a) Bestäm samtliga maximala förenlighetsmängder till det sekvensnät vars  $\delta(\lambda)$ -tabell visas i Figur 1. (1.5p)
- (b) Bestäm därefter en ny  $\delta(\lambda)$ -tabell med ett minimalt antal inre tillstånd som täcker den givna  $\delta(\lambda)$ -tabellen. (1.5p)

Q	$Q^+(u)$			
	$x_1 x_2$			
	00	01	11	10
A	G(0)	---	E(-)	A(1)
B	E(-)	B(-)	G(1)	F(-)
C	---	C(1)	---	F(1)
D	E(-)	F(0)	G(1)	D(0)
E	A(-)	---	B(0)	E(-)
F	G(0)	D(0)	C(-)	---
G	G(0)	C(-)	F(0)	---

Figur 1.  $\delta(\lambda)$ -tabell till uppgift 3.

4. För vart och ett av följande fel i nätet i Figur 2:  $q$  s-a-0;  $q$  s-a-1;  $u$  s-a-0;  $u$  s-a-1;  $z$  s-a-0 och  $z$  s-a-1, undersök om felet är detekterbart vid logiktestning och om så är fallet bestäm *samtliga* testvektorer. (3p)



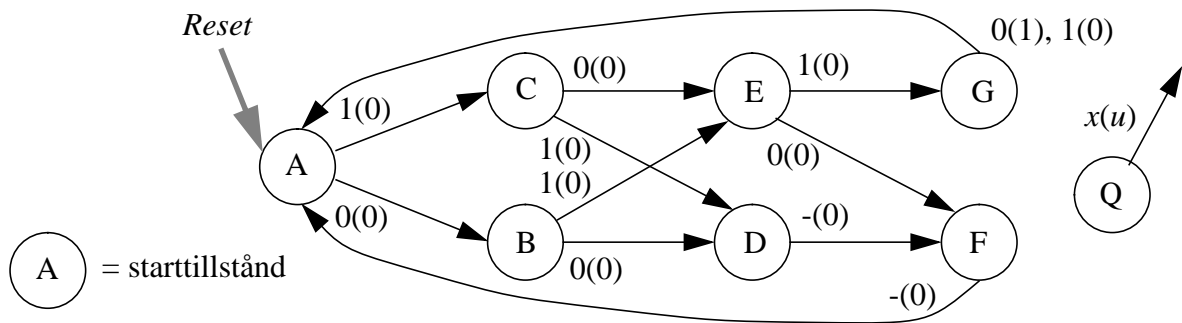
Figur 2. Koppling till uppgift 4.

5. En bitmönsterdetektor vars tillståndsgraf visas i Figur 3 skall konstrueras. Detektorn genererar utsignalsvärdet  $u=1$  endast då någon av bitsekvenserna 0110 eller 1010 uppträtt i serieform som insignal ( $x$ ). Utsignalen antar värdet 1 samtidigt med att den sista biten i någon av dessa sekvenser uppträder. Grafen i Figur 3 är tillståndsminimal.

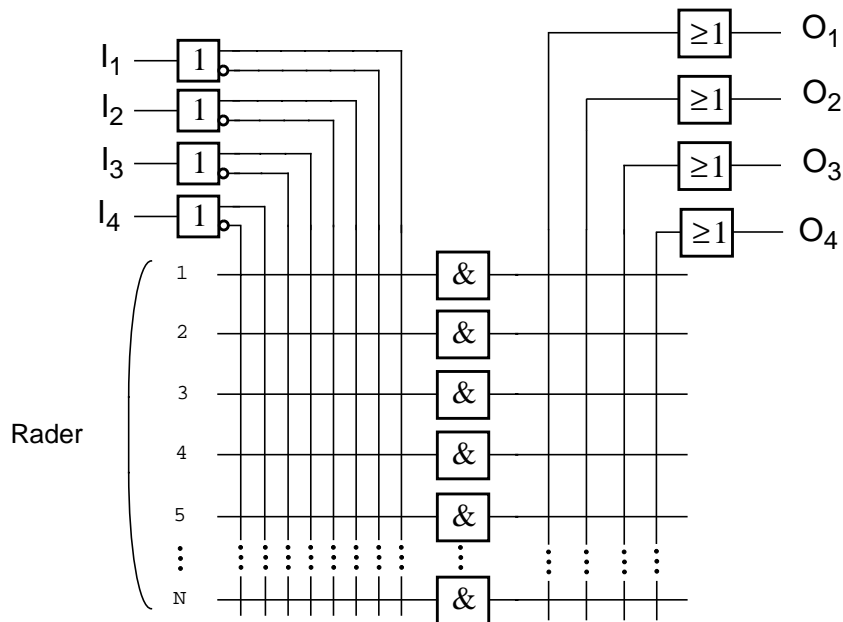
Detektorn skall realiseras i form av ett synkront sekvensnät. Nätet skall kunna försättas i sitt starttillstånd genom att samtliga vippor nollställs. Insignalen  $x$  förutsätts ändra värde synkront med klockpuls.

Utnyttja tumreglerna för tillståndskodning för att åstadkomma en optimal kodning. Nätet skall realiseras med D-vippor och en kombinatorisk PLA-krets vars struktur visas i Figur 4. D-vipporna har både Q- och Q'-utgångar. Komplementet till insignalen  $x$  finns ej tillgängligt. Använd det bifogade svarbladet sist i tentamenstesens som del av inlämnad lösning.

Poäng på en korrekt fungerande realisering ges efter hur stor del av PLA-strukturen som utnyttjas enligt:  $N \leq 7 \Rightarrow 3p$ ;  $N = 8 \Rightarrow 2p$ ;  $9 \leq N \leq 10 \Rightarrow 1p$  samt  $N > 10 \Rightarrow 0.5p$ , där  $N =$  antal rader i PLA-matrisen.



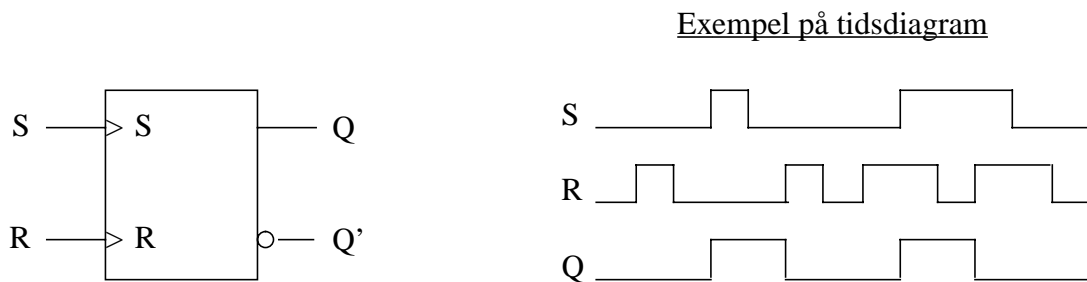
Figur 3. Tillståndsgraf till bitmönsterdetektorn i uppgift 5.



Figur 4. PLA-struktur till realiseringen i uppgift 5.

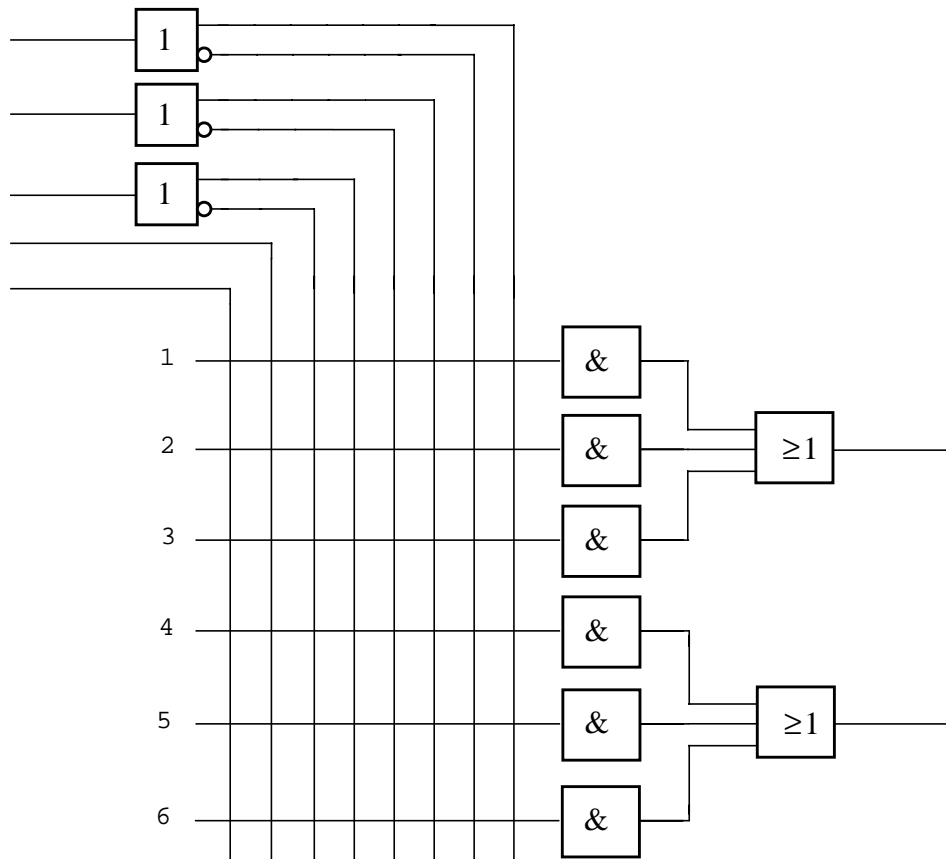
6. Konstruera en flanktriggad SR-vippa, vars utsignaler  $Q$  och  $Q'$  endast påverkas av  $S$ - och  $R$ -signalernas positiva flanker enligt Figur 5. SR-vippan skall konstrueras som ett kapplöpningsfritt kodat asynkront sekvensnät.

Nätet skall konstrueras med NAND-grindar (ej trådning) och inverterare. Nätets  $q^+$ -signaler skall utgöras av utsignaler från asynkrona SR-latchar uppbyggda på sedvanligt sätt med två "korskopplade" NAND-grindar.  $S'$ - och  $R'$ -signalerna till dessa latchar skall vara hasardfria. Det får förutsättas, att de externa  $S$ - och  $R$ -signalerna aldrig ändrar värde samtidigt.



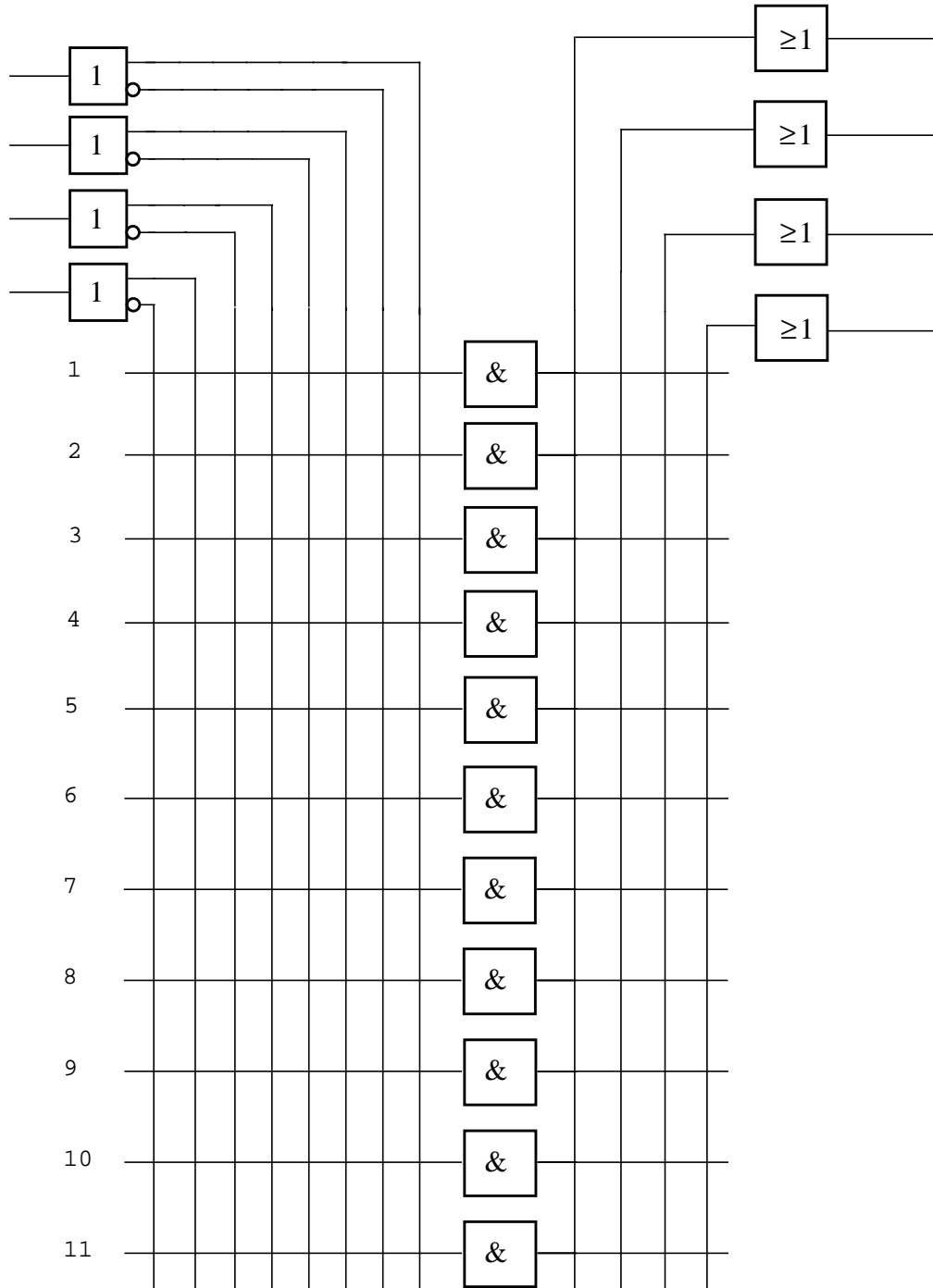
**Figur 5.** Flanktriggad SR-vippa till uppgift 6.

### PAL-krets till uppgift 2b



Förbindelse i programmerbar  
area markeras med: **X**

### PLA-struktur till uppgift 5



Förbindelse i programmerbar area markeras med: **X**